Mikroprocesori

Mikroprocesor je čip koji sadrži CPU kao i malu količinu memorije koja se koristi za specijalne namene.

Tehnologija izrade mikroprocesora

Tranzistori

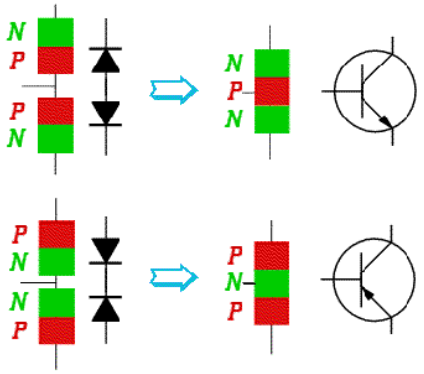
- Uredjaj sa tri završna priključka (elektrode) koji u u računaru može da ima funkciju ili prekidača ili pojačivača.
- Sastoji se od tri sloja poluprovodničkog materijala koji može da provodi električnu struju.
- Obično se kao poluprovodnik uzima silicijum ili germanijum.
- Poluprovodnik dobija specijalna svojstva pomoću hemijskog procesa u kome se meša sa posebnim materijalom koji sadrže višak ili manjak elektrona.
- Ako ima višak elektrona označava kao negativan (“N”)
- Ako ima manjak elektrona označava kao pozitivan (“P”).
- Najčešé korišćeni *bipolarni* i *FET* tranzistori.

Bipolarni tranzistori

Tri osnove koje sačinjavaju sendvič se nazivaju redom *kolektor* (eng. *Collector*), *osnova* (eng. *Base*) i *emitor* (eng. *Emitter*). Postoje dva tipa bipolarnih tranzistora:

a) Tranzistori sa PNP konfiguracijom, kod kojih je izmedju dva P-sloja poluprovodnika smešten jedan N-sloj poluprovodnika, i

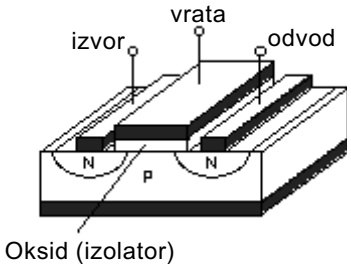
b) Tranzistori sa NPN konfiguracijom, kada je izmedju dva N-sloja poluprovodnika smešten jedan P-sloj poluprovodnika.



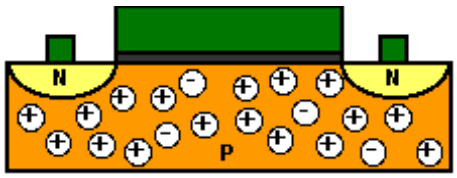
Slika 1: Bipolarni tranzistori i njihovi grafički simboli

FET tranzistori

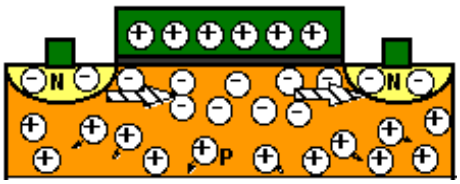
Tranzistor sa efektom polja (eng. *Field Effect Transistor, FET*)
Elektrode FET tranzistora se nazivaju *izvor, vrata* i *odvod* (slika 2). Vrata, koja predstavljaju kontrolnu elektrodu, su razdvojena od površine poluprovodnika tankim slojem izolacionog materijala. Površina izmedju izvora i odliva se naziva *kanal*. Kanal je napravljen ili od N-tipa ili od P-tipa poluprovodničkog materijala. Najveći broj tranzistora u savremenim računarima je MOSFET (eng. *Metal-Oxide-Semiconductor FET*) tipa.



Slika 2: Tranzistor sa efektom polja



Slika 3: Tranzistor ne propušta struju



Slika 4: Tranzistor propušta struju

CMOS tehnologija

U CMOS tranzistorima (eng. *complementary metal-oxide-semiconductor*) ako se na metalna vrata primeni niska voltaža, prekidač se zatvara i propušta elektricitet. U slučaju primene visoke voltaže, prekidač ostaje otvoren.

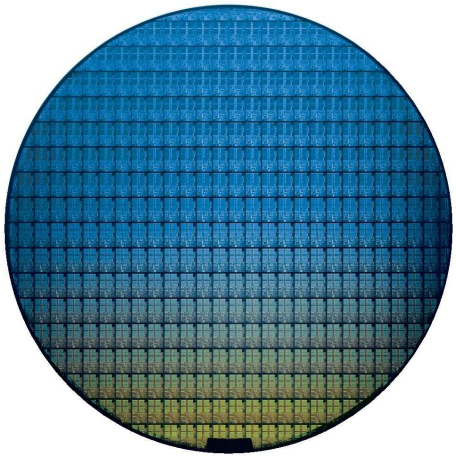
Čipovi

Čipovi koje srećemo se mogu grupisati u tri kategorije:

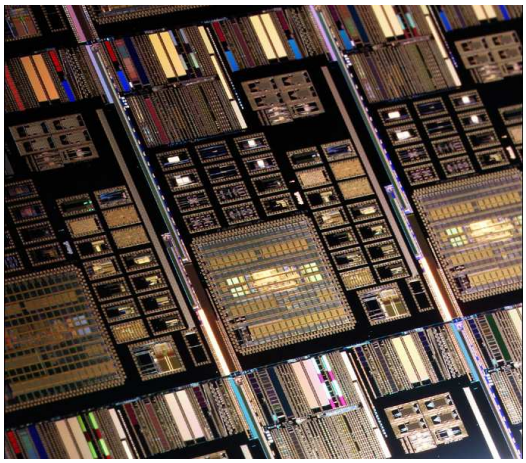
- mikroprocesorski čipovi,
- memorijskI čipovi
- logički čipovi koji kontrolišu rad magistrale računara, diskove i druge različite vrste uredjaja.

Litografija

- Umnožavanje matrice na ploče od silicijuma (silicijumske oblande)
- Matrica koja se prenosi sadrži strukturu kompletnog čipa uključujući tranzistore, njihove spojeve i ostale strukture
- Koristi se fotootpornik sastavljen od polimera
- Sa svaki sloj na čipu se na površinu silicijumske oblande nanosi po jedan sloj fotootpornika
- Laserski zrak deluje na fotootpornik i rastvara osvetljene delove
- Na kraju procesa preostali fotootpornik se uklanja pomoću organskog rastvora, dok silicijumska oblanda ostaje sa narezanom željenom strukturom na površini.



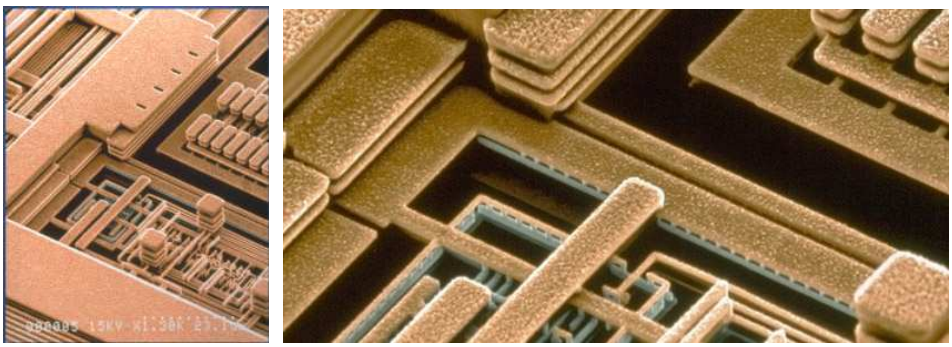
Slika 5: Silicijumska oblanda sa čipovima vidljivim na površini



Slika 6: Uvećana površina silicijumske oblande. Svaki čip se razdvaja i montira na podlogu

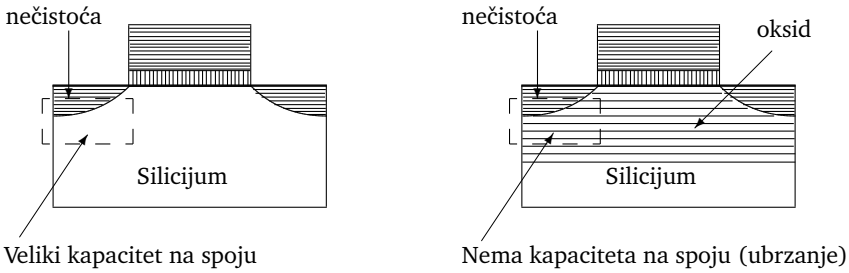
Neke tehnologije izgradnje bržih čipova

- Tehnologija sa bakarnim vezama

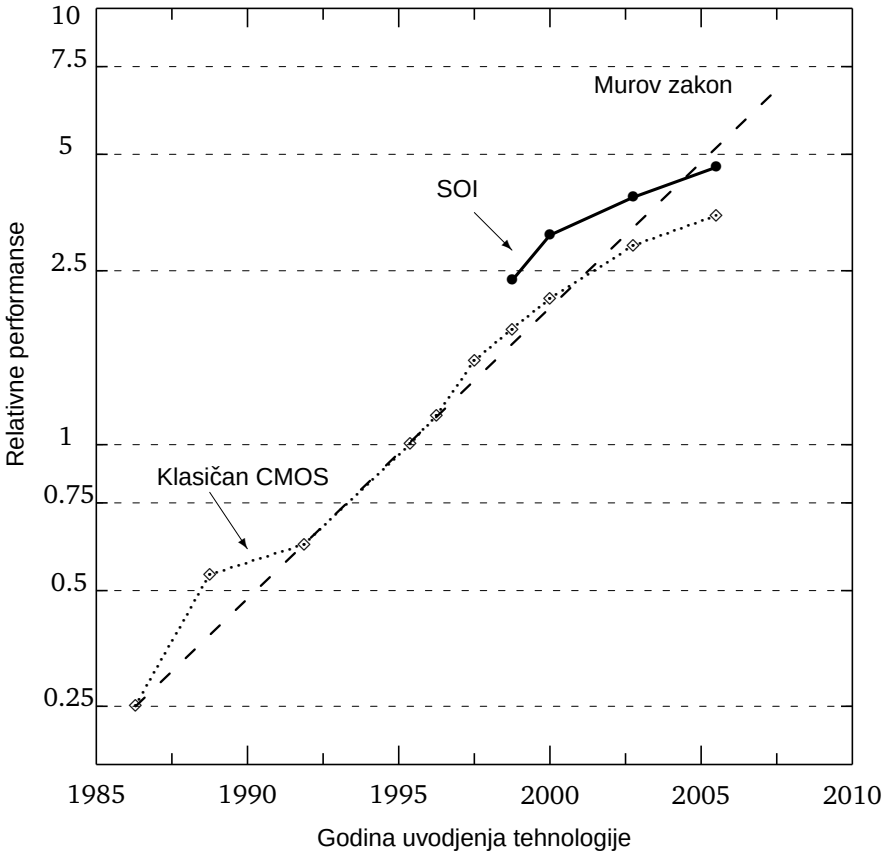


Slika 7: Primer čipa izradjenog u CMOS 7S tehnologiji. Na slikama se vide šest nivoa veza od bakra

- Silicijum na izolatoru



Slika 8: Efekat umetanja izolatora u MOS tranzistor



Slika 9: SOI tehnologija i klasična CMOS tehnologija u odnosu na Murov zakon

CISC i RISC arhitekture mikroprocesora

Neke osobine RISC procesora

Karakteristike ponašanja tadašnjih CISC procesora i programa koji su radili na njima:

- Naredbe koje su se najčešće javljale u programima su bile naredbe dodele, uslovna naredba i poziv potprograma. Takodje, pronadjeno je da su poziv i povratak iz procedure operacije koje zahtevaju najviše vremena u tipičnim programima pisanim na višim programskim jezicima.
- Referisanje na operande se obavlja kao referisanje na lokalne skalarne vrednosti. Na osnovu toga je zaključeno da je nužna optimizacija procesa zapisivanja i pristupa lokalnim promenljivim.
- Pri pozivu procedura oko 98% procedura je prenosilo manje od 6 argumenata, a čak kod 92% procedura su ti argumenti bili lokalni. Ovi rezultati govore da broj reči potreban pri pozivu procedure nije veliki, kao i da treba obratiti pažnju na pristup argumentima, čime su potvrdjeni raniji rezultati.

Iz rezultata studija su sledila tri načina za poboljšanje performansi:

1. **Povećanje broja registara.** Uočeno je da u analiziranim programima postoji jako veliki procenat naredbi dodeljivanja i pomeranja podataka. Ova karakterstika zajedno sa skalarnim tipom podataka sugerisala je da se performanse mogu poboljšati smanjenjem referisanja memorije i, umesto toga, povećanim referisanjem registara. Kako je najveći broj takvih referenci lokalan, jedan od praktičnih prilaza je bio povećanje broja registara.
2. Poboljšanje dizajna **preklapanja instrukcija.** Obzirom na visoki procenat uslovnih skokova i poziva procedura uobičajeni način implementacije preklapanja nije efikasan. Posledica uslovnih skokova i poziva procedura je postojanje velikog broja instrukcija koje su dohvaćene ali se nikada ne izvršavaju.
3. **Smanjen broj osnovnih instrukcija.** Sa smanjenim brojem osnovnih instrukcija jednostavnije je konstruisati mikroprocesor (koji je po definiciji na jednom jedinom čipu), manje vremena se troši na prepoznavanje instrukcija i instrukcije su brže jer se izvršavaju u jednom ciklusu.

Najpoznatiji proizvodjači RISC čipova su firme Motorola (88000, ..., PowerPC), Silicon Grpahics (MIPS R1000, R3000, R4000, ..., R12000), Digital (Alpha), Hewlett Packard (PA-RISC 8200,...,8600), Sun Microsystems (Micro SPARC i ULTRA SPARC) i IBM (RS/6000 i PowerPC).

Osobine RISC procesora koje su zajedničke bez obzira na proizvodjača:

1. Izvršavanje (bar) jedne mašinske instrukcije za jedan mašinski ciklus. Ovim se smanjuje ili eliminiše potreba za mikrokodom i kompletna mašinska instrukcija može da bude hardverski kodirana. Takva instrukcija se izvršava brže od odgovarajućih instrukcija CISC procesora jer nema potrebe za vršenjem mikroprogramske kontrole.

2. Najveći broj mašinskih operacija je tipa registar-u-registar što rezultuje uprošćenom upravljačkom jedinicom. Takodje, ovakva arhitektura omogućuje optimizaciju upotrebe registara tako da argument kome se često pristupa ostaje u brzoj memoriji od koje su napravljeni registri.

3. Upotreba relativno malog broja načina adresiranja. Najveći broj instrukcija RISC procesora koristi registarsko adresiranje. Pored njega mogu da se jave i drugi načini adresiranja kao npr. adresiranje sa baznim registrom i udaljenjem, i/ili relativno adresiranje u odnosu na programski brojač. Ostali kompleksniji načini adresiranja se realizuju softverski.

   Ova osobina takodje ima uticaj na jednostavnost konstrukcije upravljačke jedinice čime se povećava brzina rada.

4. Upotreba jednostavnih formata instrukcija. U opštem slučaju se koristi samo nekoliko različitih formata instrukcija. Instrukcije su fiksne dužine i obično su poravnate na granicu reči, što znači da ne prelaze granice stranica. Polja u instrukcijama (npr. kod operacije) su takodje fiksne dužine što omogućuje istovremeno dekodiranje operacionog koda i pristup operandu instrukcije. Takodje, mali broj formata pojednostavljuje upravljačku jedinicu.

Prednosti RISC procesora u odnosu na procesore izvedene u CISC tehnologiji se mogu podeliti u dve grupe:

1. Jednostavnija konstrukcija. Zbog manjeg broja instrukcija i jednostavnije strukture vreme potrebno za dizajniranje i uvodjenje takvog procesora u komercijalnu upotrebu je znatno kraće.

2. Bolje performanse. RISC čipovi poseduju znatno bolje performanse od CISC čipova koji rade na istim brzinama. Za RISC mikroprocesore je jednostavnije definisati prevodioce koji formiraju mnogo optimalniji kod nego za CISC mikroprocesore. Veliki broj instrukcija koje generišu prevodioci je relativno jednostavan. Upravljačka jedinica može da se napravi da za ovakve instrukcije koristi vrlo malo mikrokodiranja, tako da se one izvršavaju brže nego na odgovarajućim CISC procesorima.

Časovnik, reč i magistrala

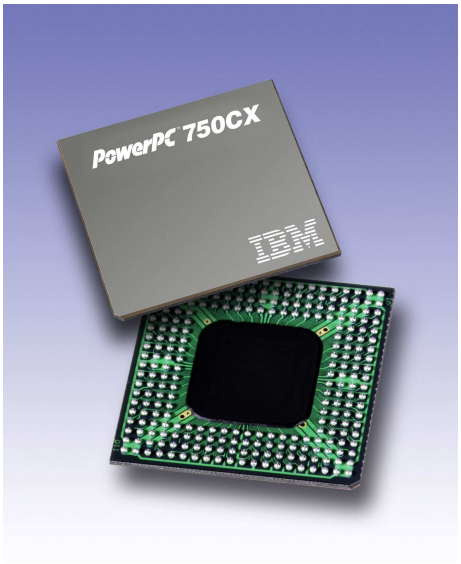
Brzinu i snagu 'tradicionalnih' čipova odredjuju tri veličine: brzina časovnika, veličina reči i širina magistrale.

Brzina časovnika se odnosi na ritam sistemskog časovnika koji je obično smešten na mikroprocesorski čip. Brzina časovnika se meri u megahercima (MHz), pri čemu je 1MHz ekvivalent milion pulseva u sekundi.

Magistrala (eng. *bus*) je 'staza' ili veza kojom se prenose elektronski impulsi koji formiraju bitove u mikroprocesor i sistemsku jedinicu. Postoje tri osnovna tipa magistrala:

1. Magistrala adresa (eng. *address bus*) prenosi signale koji se koriste za odredjivanje adrese u primarnoj memoriji.
2. Magistrala podataka (eng. *data bus*) prenosi podatke od/ka primarnoj memoriji.
3. Magistrala kontrole (eng. *control bus*) prenosi signale koji kažu računaru da 'čita' ili 'piše' podatke sa ili na odredjenu memorijsku adresu ulazni ili izlazni uredjaj.

Primeri mikroprocesorskih arhitektura



Slika 10: PowerPC 750CX

	CPU	Godina objavljivanja	Frekvencija časovnika (MHz)	Dužina magistrale (bita)	Keš		Adresiva memorija	Broj tranzistora
					L1	L2		
16-bitni	8086	1978.	5-12	16	–	–	1MB	29000
procesori	8088	1979.	5-12	8	–	–	1MB	29000
	80286	1982.	5-12	16	–	–	16MB	134000
32-bitni	80386	1985.	12-40	32	–	–	4GB	275000
procesori	80486	1989.	20-100	32	8KB		4GB	1200000
	Pentium	1993.	60-166	64	16KB		4GB	3100000
	Pentium Pro	1995.	60-200	64	16KB	512KB	64GB	5500000
	Pentium MMX	1996.	166-233	64	32KB	512KB	4GB	4500000
	Pentium II	1997.	233-450	64	32KB	512KB	4GB	7500000
	Celeron	1998.	266-933	64	32KB	128KB	4GB	7500000
	Pentium II XEON	1998.	400-450	64	32KB	2MB	64GB	7500000
	Pentium III	1999.	500-1000	64	32K	512KB	4GB	10500000
	Pentium III XEON	1999.	600-1000	64	32KB	2MB	64GB	10500000
	Pentium 4	2000.	1300-3200	64	32KB	256KB	4GB	55000000

Tabela 1: Osnovni modeli Intel mikroprocesora familije 80x86

	PowerPC Procesori					
	601	603e	604e	620	740/750	750CXe
Godina objave	1993.	1995.	1997.	1994.	1997.	2001.
Časovnik (MHz)	50-135	100-300	166-350	133	200-500	500-700
Broj tranzistora	2,8M	2,6M	5,1M	7M	6,35M	21,5M
Keš						
L1/instrukcije	32KB	16KB	32KB	32KB	32KB	32KB
L1/podaci	KB	16KB	32KB	32KB	32KB	32KB
L2 keš (max)	–	–	–	128MB†	1MB	256KB
Širina magistrale (bita)						
Podaci	64	64	64	128	64	64
Adrese	32	32	32	40	32	32

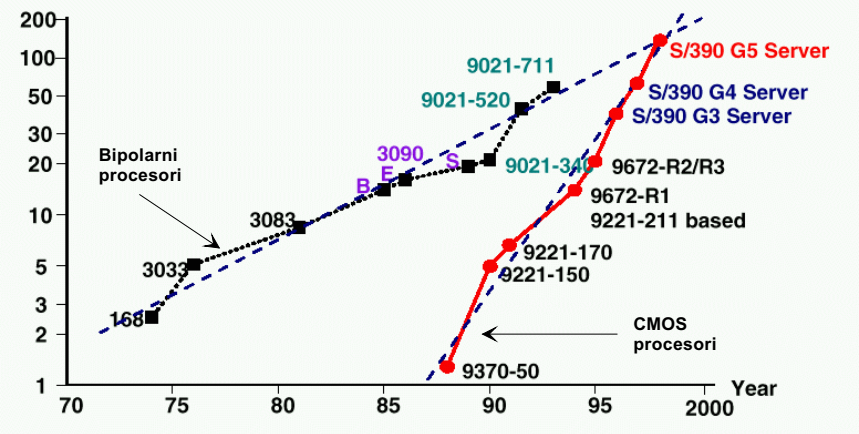
†Keš je bio van čipa.

Tabela 2: Karakteristike nekih modela serije 6xx/7xx familije PowerPC

Godina objave	2002.
Pušten u prodaju	2003.
Časovnik (GHz)	1.4–2.0
Broj tranzistora	58M
Brzina interne magistrale	900MHz
Keš	
L1/instrukcije	64KB sa kontrolom parnosti
L1/podaci	32KB sa kontrolom parnosti
L2 keš (interni)	512KB sa ECC kontrolom
Veličina adrese (bita)	
Efektivna	64
Realna	42
Funkcionalnih jedinica	10
Dohvata 8 instrukcija po ciklusu	
Izvršava 5 instrukcija po ciklusu	

Tabela 3: Karakteristike PowerPC 970 procesora

Familija IBM S/390



	S/390 Mikroprocesori						z serija			
							z900	z800	z990	z890
Generacija	G1	G2	G3	G4	G5	G6	G7	G7	G8	G8
Godina objave	1994.	1995.	1996.	1997.	1998.	1999.	2000.	2002.	2003.	2004.
Časovnik			300MHz	400MHz	500MHz	637MHz	769MHz	920MHz	1.2GHz	?
Broj tranzistora			6M	7.8M	25M	25M	47M	44M	122M	122M
L1 keš	16KB	16KB	32KB	64KB	256KB	256KB	512KB	512KB	512KB	?
L2 keš po procesoru	96KB	384KB	256KB							
L2 keš po klasteru				2MB	8MB	16MB	16MB	8MB	32MB	32MB
Mašinski ciklus (ns)		12.0	6,6–5,9	3,3–2,7	2,6–2,0	1,8–1,57	1,3	1,6	0,83	1.0
MIPS-a po procesoru	15	22	48	63	156	205	286	181	450	366
Procesora po SMP konfiguraciji	6	10	10	10	10	12	16	4	32	4
MIPS-a po SMP konfiguraciji	66	172	384	473	1196	1791	3303	612	9060	1365
Arhitektura	32-bitna						64-bitna			
Broj procesorskih jedinica na MCM										
Ukupno	6	6	12	12	12	14	20	5	16	5
CP (max)	5	5	10	10	10	12	16	4	12	4
SAP (max)	1	1	6	6	5	5	5	1	10	1
ICF CP (max)			2	2	7	9	15	1	8	4
IF Linux							15	1	8	4
zAAP									8	4

Primedba: podatak o broju MIPS-a iz ove tabele služi jedino za interno poredjenje snage procesora u okviru familije i nije reper za poredjenje za procesorima drugih proizvodjača.

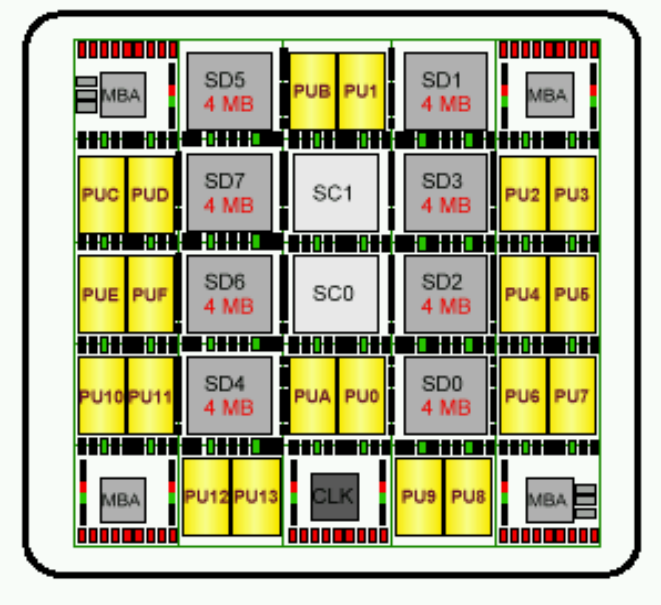
Tabela 4: Karakteristike nekih mikroprocesora familija S/390 i *z serije*

Struktura S/390 i mikroprocesora *z serije*

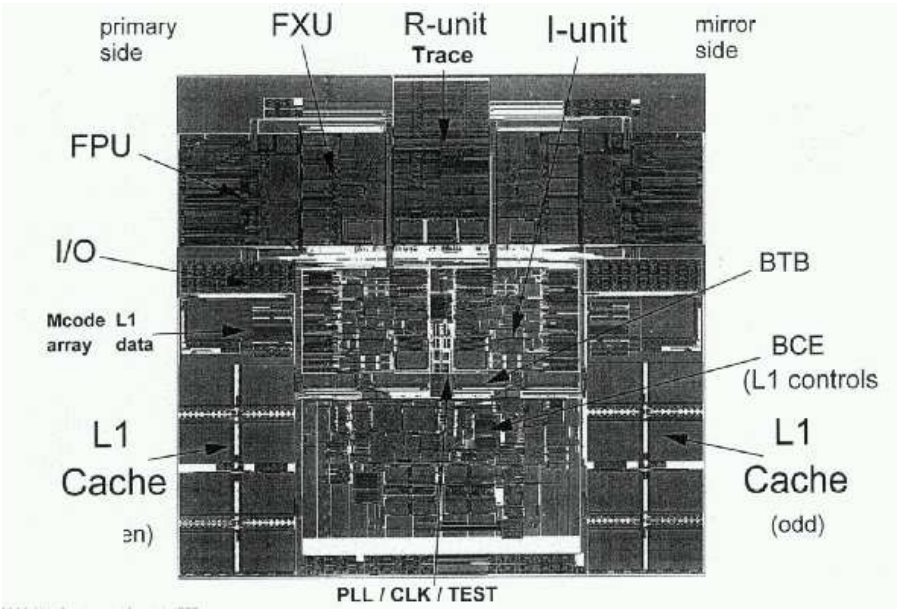
Mikroprocesorski čip procesora S/390 i z serije je integrisan na procesorskoj ploči (slika 11). Na njoj se nalaze različiti tipovi CMOS čipova koji su zajedno smešteni na jednom modulu (eng. *Multi–Chip–Module, MCM*). Na modulu se nalaze čipovi

1. sa procesorskim jedinicama:
   - centralnim procesorima (CP)
   - pomoćnim procesorima (eng. *System Assist Processor, SAP*) sa posebnom vrstom koda (LIC, eng. *Licensed Internal Code*) koja omogućuje ovim procesorima izvodjenje U/I operacija. Njihova funkcija je slična funkciji ulazno/izlaznih procesora na sistemima sa bipolarnim procesorima).
   - Procesorima za interni rad u paru (eng. *Internal Coupling Facility, ICF*), čime se dobija veća pouzdanost računarskog sistema u slučaju otkaza nekog od procesora.
2. za kontrolu memorije (eng. *Storage Control, SC*).
3. za memorisanje podataka (eng. *Storage Data, SD*).
4. za kontrolu memorije (eng. *Storage Control, SC*).
5. za kripto-zaštitu (eng. *Crypto Processor, CRP*).
6. sa časovnikom (eng. *clock*).
7. sa Adapterom za memorijsku magistralu (eng. *Memory Bus Adapter, MBA*).
8. sa internom podrškom za Linux (eng. *Internal Facility for Linux*).
9. sa zAAP procesorom za podršku Java aplikacijama (IBM@zSeries Application Assist Processor). Planirano je da zAAP procesor radi asinhrono sa centralnim procesorom i da izvršava Java programe pod kontrolom IBM Java Virtualne Mašine.

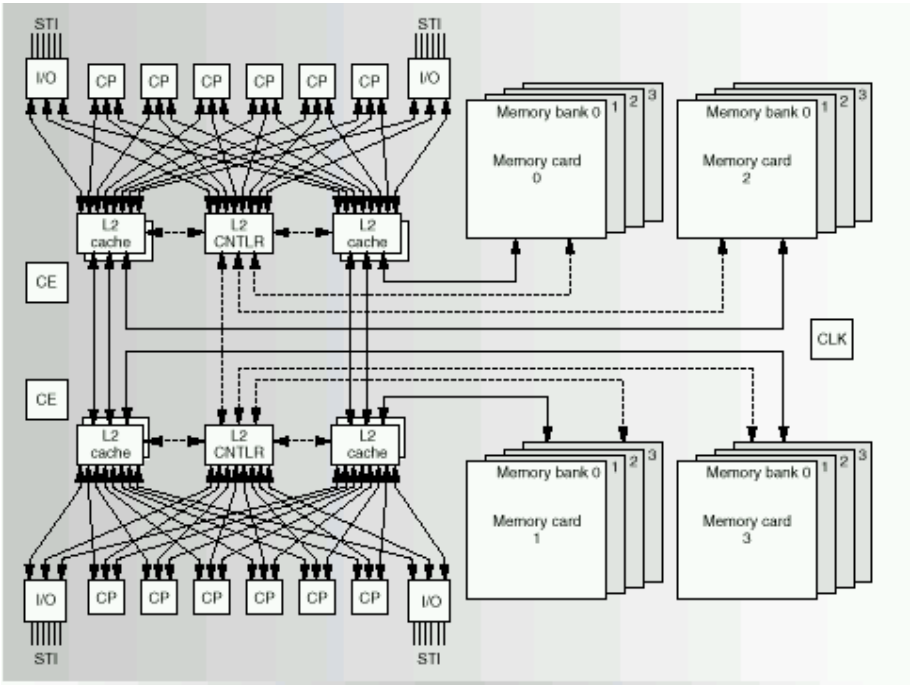
Struktura, tip i broj čipova na MCM-u variraju u zavisnosti od tipa mikroprocesora. Takodje, ne moraju svi čipovi da postoje na MCM-u za svaki tip procesora,niti sva mesta za čipove moraju da budu popunjena. Na primer, na slici 11 je prikazan izgled MCM-a za G5 mikroprocesor koji ne sadrži čipove sa internom podrškom za Linux.



Slika 11: Struktura MCM-a G5 mikroprocesora

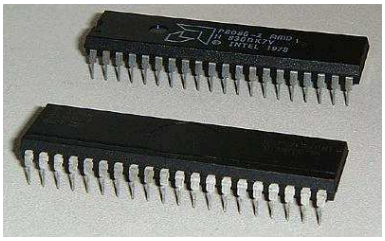


Slika 12: Mikrograf G5-G6 mikroprocesora



Slika 13: Logički tok podataka u računaru sa S/390 G5 procesorom

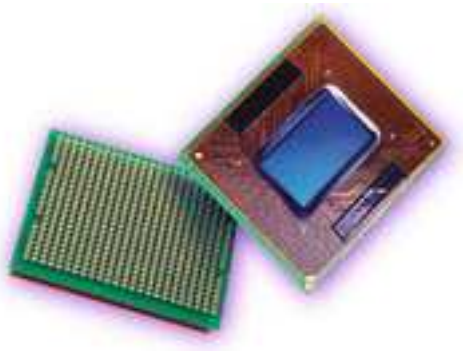
Pakovanje mikroprocesora



Slika 14: 40-to iglično DIP pakovanje



Slika 15: Pentium sa keramičkim PGA



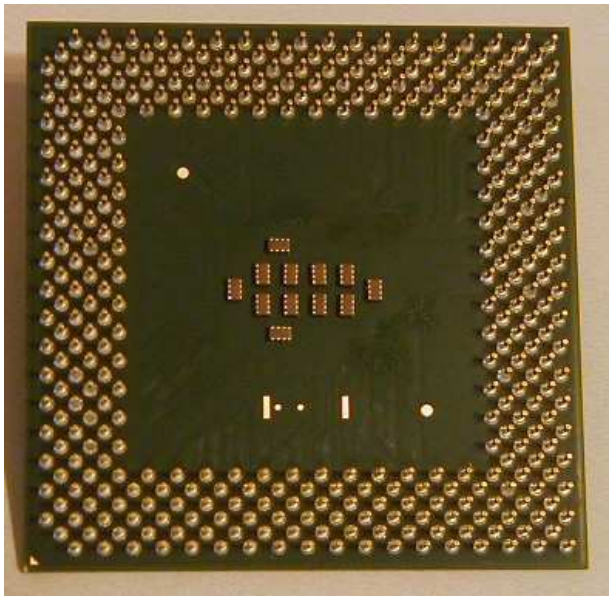
Slika 16: Pentium II (microPGA pakovanje)



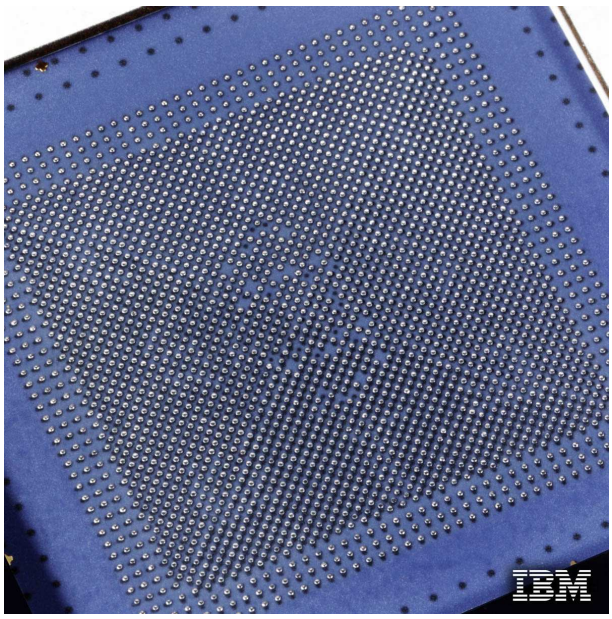
Slika 17: Celeron



Slika 18: Pentium 3 sa kertridž pakovanjem



Slika 19: FC-PGA pakovanje procesora (Pentium III)



Slika 20: FC-BGA pakovanje procesora