

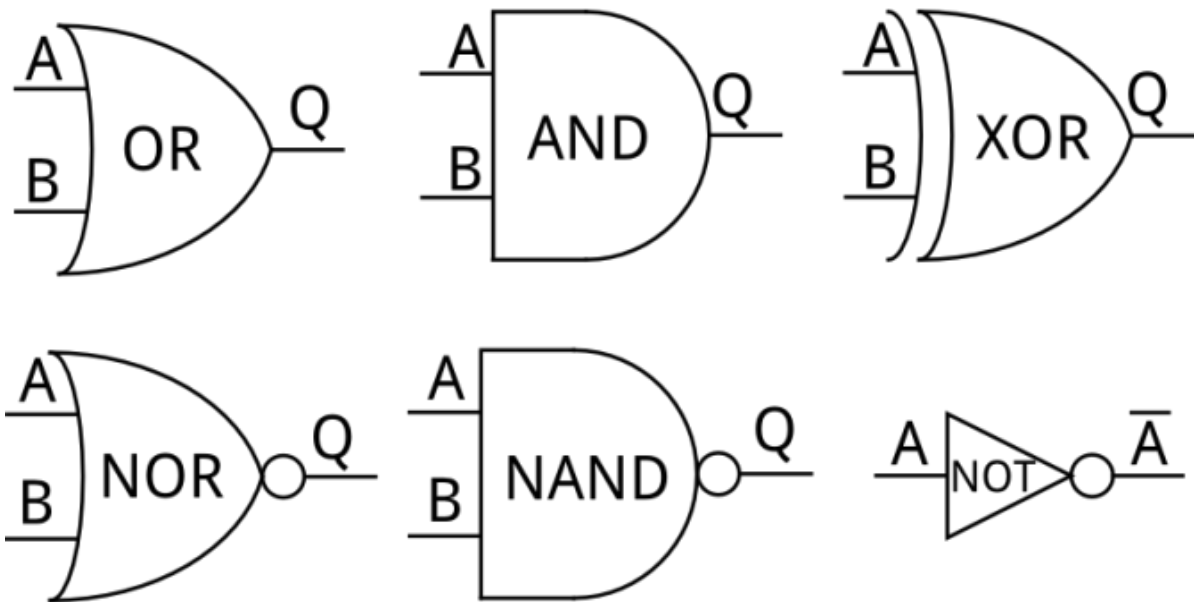
Digitalna logika

Podsetnik

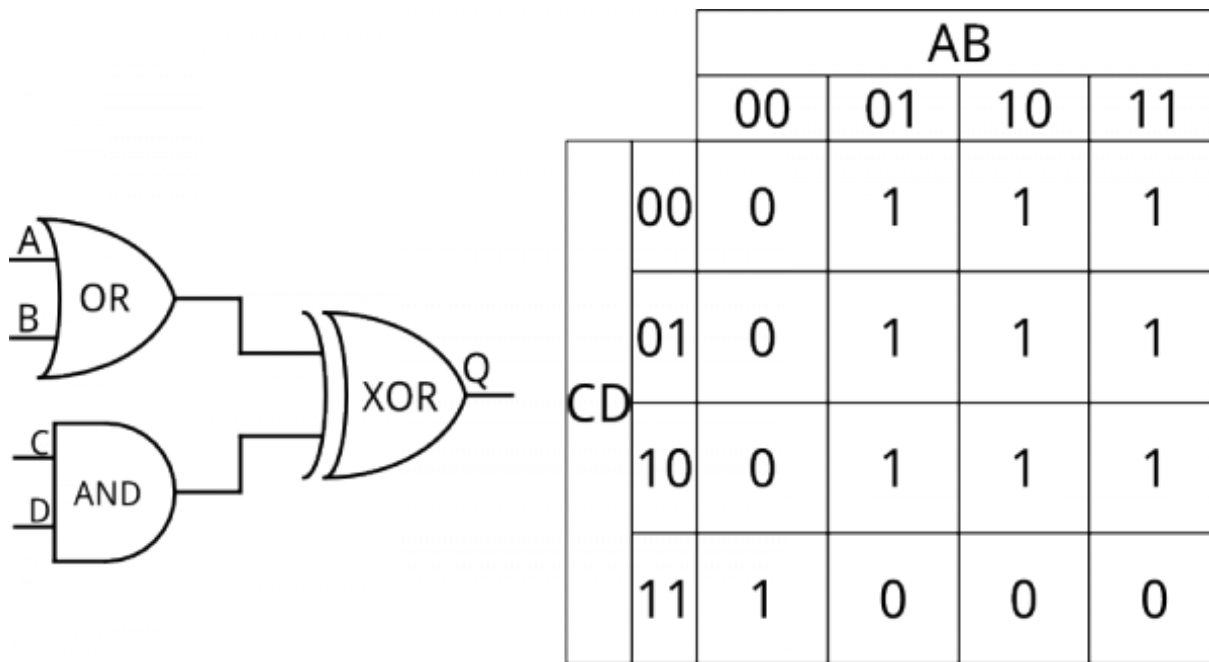
Tipovi logičkih kola

- Kombinatorna
 - Rezultati na izlazu momentalni (teorijski, uvek postoji neko malo vreme prolaska)
 - NOR, AND, NAND itd.
- Sekvencijalna
 - Promene su kontrolisane takom sata (clock-a)
 - Obično sačinjeni od kombinatornih kola i memorijskih elemenata povezanih žicama

Kombinatorna logička kola



Složeno kombinatorno kolo



Zašto ne možemo sve samo sa kombinatornim logičkim kolima?

- Kombinatorna kola ipak imaju ono malo kašnjenje
- Šta ako rezultati izvršavanja iz dva kombinatorna kola ulaze u treće i ako ta dva kola imaju različito kašnjenje?
- Ulaz u treće kolo neće biti pravovremen, pa ni funkcija koju njime predstavljamo neće biti tačna

Rešenje

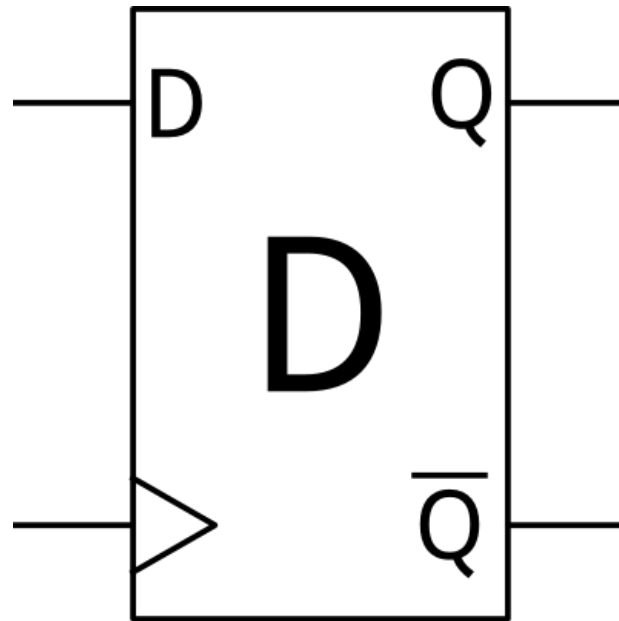
- Mora se uvesti diskretan interval vremena koji maskira ove nesavršenosti kombinatornih kola po pitanju kašnjenja
- To se zove **clock** – sinhroni model rada
- Bez clock-a je sistem asinhron i razne anomalije se mogu dešavati
- Da bi se radilo sinhrono moramo imati i memorijske elemente
- Od čega zavisi veličina **clock-a**?

Osnovni elementi sekvencijalne digitalne logike

- D Flip-Flop
- T Flip-Flop
- JK Flip-Flop

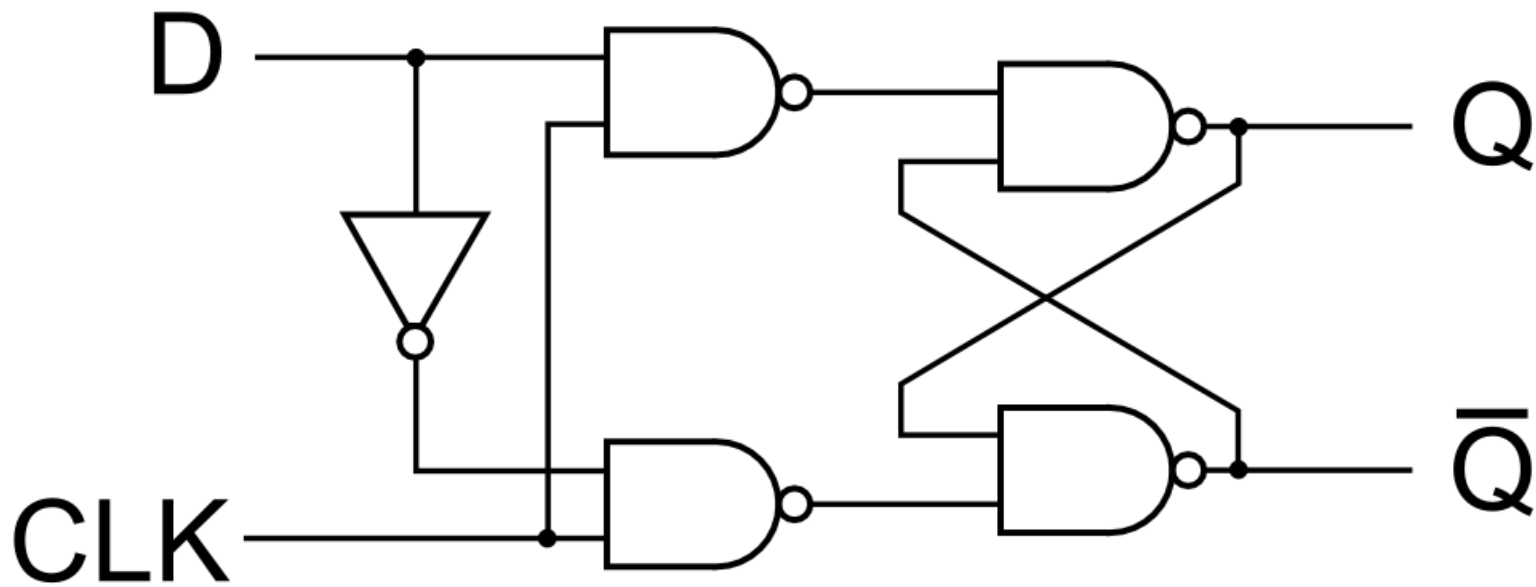
- Svi su bazirani na kombinatornim kolima s tim što koriste povratnu spregu sa izlaza na ulaz

D Flip-Flop

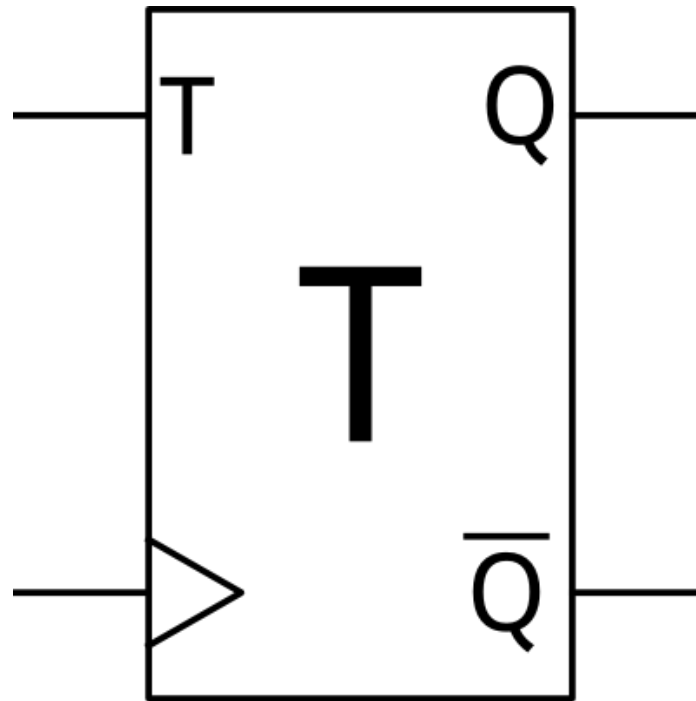


Kada se desi promena clock-a sa 0 na 1 (uzlazna ivica clock-a), vrednost signala D se memoriše

Moguća implementaciji DFF-a



T Flip-Flop

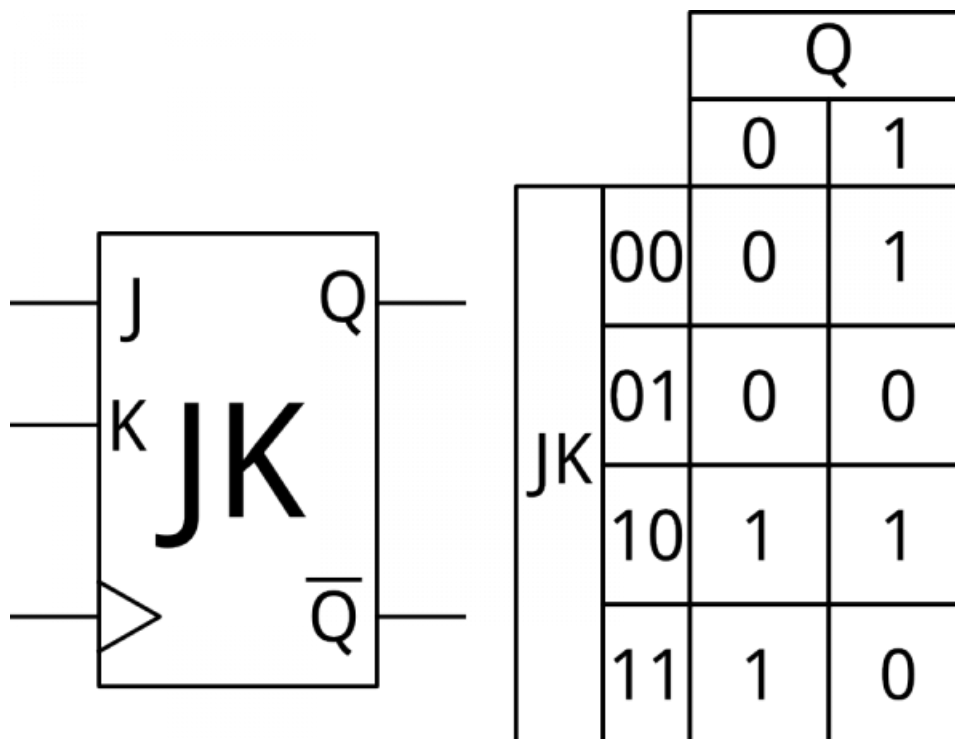


Na uzlaznu ivicu kloka, ako je $T=1$ unutrašnje memorijsko stanje se togira, inače ako je $T=0$ ostaje isto kao i ranije

T Flip-Flop upotreba

- Za usporavanje clock-a (master clock-a)
- Ako se T signal drži uvek na 1, interno stanje će se menjati svaki drugi put
- Nacrtati signale?

JK Flip-Flop



J i K su kontrolni signali u zavisnosti od kojih se vrši setovanje (DFF), togliiranje (TFF) ili resetovanje.

Vremena podešavanja (S), zadržavanja (H) i propagiranja (P)

