

Напомена: у питањима у којима се захтева пример, могуће је да ће бити дат захтевани пример како би се избегло учење напамет.

На пример: „Превођење разломљеног дела, опис поступка и пример превођења броја $(0.35)_{10}$ у $(?)_2$ “. Захтевани примери неће бити рачунски интензивни, већ тек толико сложени да буду довољни за демонстрацију концепта.

1. Рачунарски систем и његове функције
2. Шема рачунарског система и опис његових основних елемената.
3. Аналогно и дигитално, дефиниције, разлике, примери аналогног и дигиталног садржаја, примери аналогних и дигиталних рачунских средстава.
4. Премеханички период.
5. Механички период.
6. Електро-механички период.
7. Електронски период.
8. Прва и друга генерација рачунара.
9. Трећа и четврта генерација рачунара.
10. Еволуција микропроцесора и Муров закон.
11. Типови података и њихове мерне јединице.
12. Бројевни системи, типови и начини рачунања вредности.
13. Битнији позициони бројевни системи, примери.
14. Запис разломљених бројева, типови записа и примери.
15. Превођење целих бројева, опис поступка и пример.
16. Превођење разломљеног дела, опис поступка и пример.
17. Олакшано превођење, општа идеја и примери.
18. Запис означених бројева у формату знак и апсолутна вредност, карактеристике, пример.
19. Запис означених бројева у формату комплемента, карактеристике, примери.
20. Запис знаковних података.
21. Запис слика.
22. Запис звука.
23. Мењање дужине записа у различитим типовима записа, примери.
24. Промена знака у различитим типовима записа, примери.
25. Прекорачење у различитим типовима записа, примери.
26. Сабирање и одузимање у запису знак и апсолутна вредност, пример.
27. Сабирање и одузимање у запису непотпуни комплемент, пример.
28. Сабирање и одузимање у запису потпуни комплемент, пример.
29. Множење неозначених бројева и могућа побољшања, пример.
30. Хардверско множење неозначених бројева, опис корака, пример.
31. Множење означених бројева у потпуном комплементу, опис корака, пример.
32. Дељење неозначених бројева, опис корака, пример.
33. Бинарно кодирани декадни бројеви, мотивација, примери.
34. Грејов код, мотивација, могућ начин реализације, пример.
35. Чен-Хо кодирање, мотивација, опис комбинација цифара и потрошње битова.
36. DPD кодирање, мотивација, опис комбинација цифара и предност у односу на Чен-Хо.
37. Реални бројеви у покретном зарезу, општа идеја, пример.
38. Стандард IEEE754-2008, основе, операције, репрезентација, опсег вредности.
39. Реални бројеви у декадној основи, мотивација, начини реализације.
40. IEEE754-2008 binary32, репрезентација, примери.
41. IEEE754-2008 decimal64, репрезентација, примери.

42. IEEE754-2008 сабирање и одузимање, пример.
43. IEEE754-2008 множење и дељење, пример.
44. Алгебра логике, опис, математичка и рачунарска нотација.
45. Алгебра логике, законитости.
46. Логичка функција, дефиниција, број различитих функција, како се долази до тог броја.
47. Пун систем функција, примери, показати да дати скуп чини пун систем функција [скуп ће бити дат, нпр. $\{\uparrow\}$], ако се зна да $\{\wedge, \vee, \neg\}$ јесте пун систем функција.
48. Логичке функције реда 2, табела са називима.
49. Савршена дисјунктивна нормална форма и савршена конјунктивна нормална форма, примери.
50. За дату табелу [табела ће бити дата] одредити СДНФ и СКНФ.
51. Транзистор, опис, пример реализације негације, шематски приказ.
52. Шематски и симболички прикази реализација елемената И, ИЛИ, НИ и НИЛИ.
53. Шематски и симболички прикази реализације елемента ЕИЛИ, и извођење ЕИЛИ путем СДНФ.
54. Пројектовање логичких кола, фазе и њихови описи.
55. Пример, направити таблицу логичких вредности и неоптимизовано логичко коло за функцију описану текстом [текст ће бити дат].
56. Минимизација логичких функција, мотивација, приступи.
57. Минимизовати функцију [функција ће бити дата аналитички] употребом алгебарских трансформација. У сваком кораку навести назив употребљене трансформације.
58. Карноове мапе, идеја, опис поступка, непотпуне мапе, примери.
59. Минимизовати функцију [функција ће бити описана текстом] употребом Карноових мапа.
60. Комбинаторна мрежа, опис, начини дефинисања, неке од најважнијих врста.
61. Мултиплексор, дефиниција, симбол, таблица, имплементација и опис рада N-1 мултиплексора [N ће бити замењен бројем, нпр. 2, 4, 8, 16], примене.
62. Демултиплексор, дефиниција, симбол, таблица, имплементација и опис рада 1-N демултиплексора [N ће бити замењен бројем, нпр. 2, 4, 8, 16].
63. Декодер, дефиниција, симбол, имплементација декодера са N излаза [N ће бити замењен бројем, нпр. 2, 4, 8, 16].
64. Примена декодера за декодирање адреса, имплементација и опис рада за дати чип од X MB изграђен од N мањих чипова са по X/N MB [X и N ће бити замењени бројевима].
65. Примена декодера за декодирање цифара, на основу задате табеле кодирања нацртати имплементацију и описати рад логичког кола [биће задата табела кодирања са N улазних линија, кодирање не мора бити стандардно бинарно].
66. Енкодер, дефиниција, таблица и имплементација енкодера 4-2 са *enable* линијом [овај конкретан енкодер, неће бити замене бројева].
67. Компаратор, дефиниција, имплементација 4-битног компаратора за поређење једнакости.
68. Компаратори са проширењем, симболи за N-битни компаратор, начин увезивања више N-битних компаратора како би се добио M-битни компаратор, опис рада [N и M ће бити замењени бројевима, потребно је предвидети поређења на једнакост, мање и веће].
69. Једнобитни бинарни полусабирач, дефиниција, таблица, имплементација (директна и оптимизована верзија), опис рада.
70. Једнобитни бинарни сабирач, дефиниција, таблица, имплементација (директна и оптимизована верзија), опис рада.

71. Сложени сабирач, дефиниција, имплементација N-битног сабирача употребом логичких симбола једнобитних сабирача, опис рада [N ће бити задато].
72. Програмабилни низ логичких елемената (ПНЛЕ), дефиниција, намена, имплементација конкретног ПНЛЕ са M улаза и N излаза и реализација задате функције на њему [M, N ће бити замењени бројевима, а функција бити задата таблично или аналитички, може се користити поједностављена нотација за спојеве].
73. ROM меморија, дефиниција, реализација за задату меморију и задату ширину мем. речи [нпр. 0=12, 1=1, 2=3, ... на нултој мем. локацији је записан број 12, на првој број 100 итд].
74. Аритметичко-логичка јединица (АЛЈ), дефиниција, таблица и имплементација једнобитне АЛЈ са операцијама сабирања, одузимања, конјункције и дисјункције, повезивање више једнобитних АЛЈ. Дозвољена је употреба симбола за једнобитни сабирач.
75. Секвенцијална мрежа, опис, разлика у односу на комбинаторну мрежу, концептуални дијаграм.
76. Стабилност система, примери стабилног и нестабилног кола, проблем пројектовања секвенцијалних мрежа.
77. Асинхрона и синхрона кола, описи начина рада.
78. Часовник, дефиниција, нацртати сигнал и означити периоду (циклус), узлазни и силазни руб. Објаснити везу између трајања циклуса и фреквенције, дати пример.
79. Типови и улоге часовника.
80. Две елементарне секвенцијалне мреже и разлика међу њима.
81. SR реза, дефиниција, таблица, имплементација, опис рада (понашања), додавање часовника.
82. D реза, дефиниција, таблица, имплементација помоћу SR резе, опис рада.
83. Ограничавање рада на узлазни руб, имплементација помоћу инвертера, нацртати временски дијаграм.
84. D флип-флоп, дефиниција, имплементација помоћу D резе, опис рада.
85. JK флип-флоп, дефиниција, таблица, имплементација помоћу SR реза, опис рада.
86. Паралелни регистри, дефиниција, имплементација помоћу SR резе, опис операција.
87. Померачки регистри, дефиниција, типови померања, имплементација 4-битног померачког регистра са серијским улазом и паралелним или серијским излазом [било која од имплементација са слајдова], опис рада.
88. Бројачи, дефиниција, имплементација 3-битног бројача (броји редом од 0 до 7), опис рада и примене.
89. Основне четири компоненте рачунарског система и њихови кратки описи; основне компоненте процесора и њихови кратки описи.
90. Магистрала, дефиниција, три основна типа магистрала према функцији.
91. Системска магистрала, намена. Спољашња магистрала, намена, примери.
92. Дељење магистрале, концепт трансакције магистрале, контролни сигнали.
93. Ширина магистрале, мотивација, могућности, ефекти промене ширине.
94. Типови магистрала према начину употребе, веза са ширином магистрале, извршавање операција.
95. Синхрона магистрала, особине, пример операције читања.
96. Асинхрона магистрала, особине, пример операције читања.
97. Статичка арбитража магистрале, карактеристике, начин рада, недостаци.
98. Динамичка арбитража магистрале, карактеристике, начин рада.
99. Политике додељивања магистрале.
100. Политике ослобађања магистрале.

101. Централизована организација арбитраже, дефиниција, имплементација уланчавања и независних захтева, предности и недостаци.
102. Дистрибуирана организација арбитраже, дефиниција, имплементација уланчавања и независних захтева, предности и недостаци.
103. Магистрала PCI.
104. Магистрала PCI-X.
105. Магистрала PCI-Express.
106. Меморија, дефиниција, списак карактеристика.
107. Трајање меморије, промена садржаја, тип носиоца, капацитет, јединице преноса, цена.
108. Адресибилност и начини приступа меморији.
109. Перформансе и хијерархија меморија.
110. Значај ROM меморије, намена, врсте.
111. RAM меморије, карактеристике, врсте.
112. Статички RAM, како се имплементира, карактеристике, за шта се користи.
113. Динамички RAM, како се имплементира, карактеристике, за шта се користи.
114. Имплементација RAM чипа димензија 4x3 помоћу D флип-флопова, опис рада.
115. Прављење већих меморија, опис поступка, реализовати на примеру меморије са 64М речи, где је свака реч величине 4 бајта (32 бита) употребом мањих чипова димензија 16М речи и ширине 2 бајта. Повезати чипове и објаснити принцип рада.
116. Кеш меморија, намена, принцип рада, основне операције.
117. Читање из кеша у случају поготка и у случају промашаја.
118. Писање у кеш у случају поготка и у случају промашаја.
119. Зашто кеш ради? Временска и просторна локалност.
120. Улазно излазни (УИ) уређаји, УИ контролери.
121. Начини употребе УИ уређаја: два основна начина и њихови описи.
122. Пример рада тастатуре, фаза преноса података и обавештавања о крају.
123. Илустрација техника преноса података на примеру шефа и радника и њихово поређење.
124. Непосредан приступ меморији (DMA), кораци у раду.
125. Паралелан и серијски пренос података, описи, разлике.
126. USB, опис, мотивација, карактеристике, повезивање USB компоненти.
127. Шеме енковања података, NRZ, NRZI, USB NRZI, уметање битова.
128. Архитектура скупа инструкција: CISC и RISC.
129. Број адреса у инструкцијама процесора.
130. Архитектура load/store.
131. Механизми извршења инструкција: архитектура регистара, контрола тока, гранање, позивање процедура.
132. Пројектовање скупа инструкција: начини адресирања, типови инструкција, формати инструкција.
133. Компоненте процесора: слика процесора са три интерне магистрале и објашњење.
134. Извршење инструкција (само навођење фаза) и објашњење интерне структуре процесора са једном интерном магистралом и помоћним регистрима.
135. Регистри меморијског интерфејса PC, IR, MAR, MDR; и објашњење фаза: читање инструкције из меморије (1a), декодирање инструкције (1b), адресирање и читање операнада (1c).
136. Регистри MAR и MDR; и објашњење фаза: дословно извршење инструкције (2a) и запис резултата у меморију (2b).