

Увод у организацију и архитектуру рачунара 2

Александар Картељ

kartelj@matf.bg.ac.rs

Напомена: садржај ових слајдова је преузет од проф. Саше Малкова

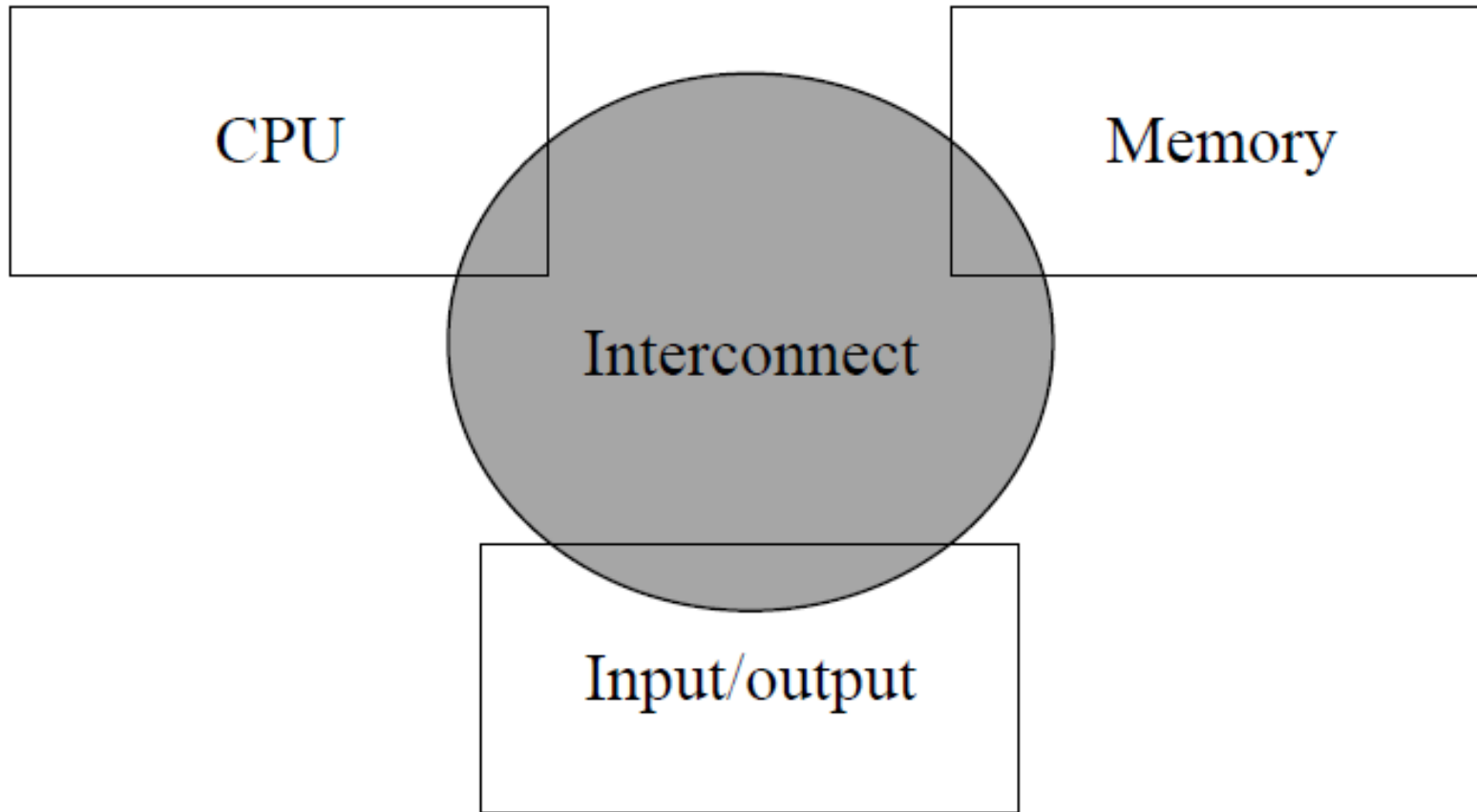
Архитектура рачунара

Процесор, магистрала, меморија, ...

Основне компоненте

- Из угла архитектуре,
основне компоненте рачунарског система су:
 - централна јединица за обраду (процесор, *CPU*)
 - меморијска јединица (меморија)
 - улазно/излазни уређаји (*I/O*)
 - њихово повезивање

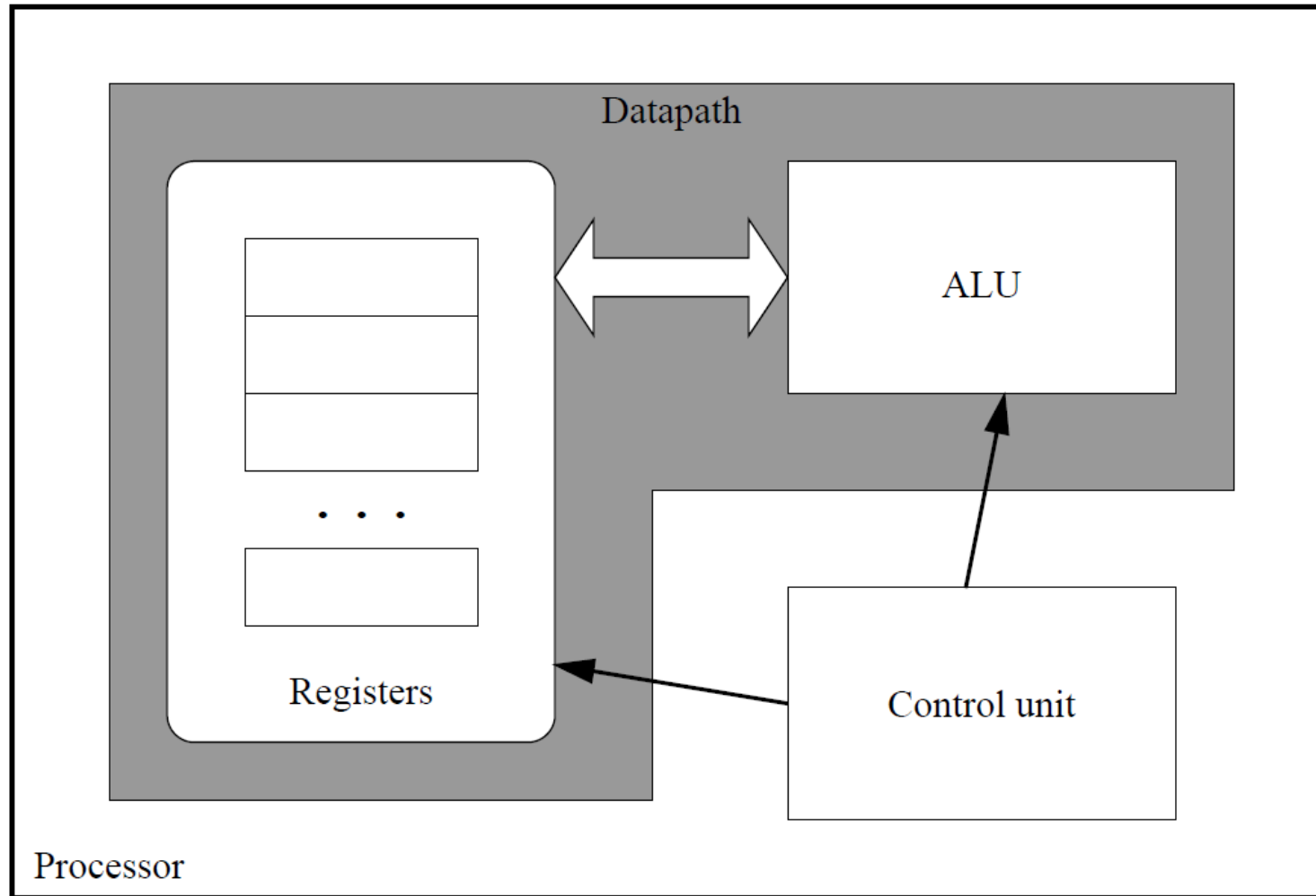
Основне компоненте



Компоненте процесора

- Имплементатори виде три основне компоненте процесора:
 - контролна јединица
 - чита инструкције из главне меморије
 - декодира их и распознаје тип
 - управља радом процесора
 - регистри
 - локални меморијски простор процесора
 - начелно су сви исте величине
 - аритметичко логичка јединица (једна или више)
 - имплементација конкретних аритметичких и логичких операција

Компоненте процесора



Магистрала

Карактеристике, типови, операције, ...

Магистрала

- Магистрала је подсистем који повезује компоненте рачунарског система
- Може да се састоји од компоненти, као што су:
 - адресна магистрала
 - магистрала података
 - контролна магистрала

Магистрала (2)

- Адресна магистрала преноси податке о меморијским адресама
 - Њена ширина одређује величину адресног простора
- Магистрала података преноси податке
 - Њена ширина одређује величину података који се преносе
- Контролна магистрала преноси контролне сигнале (кодиране операције)

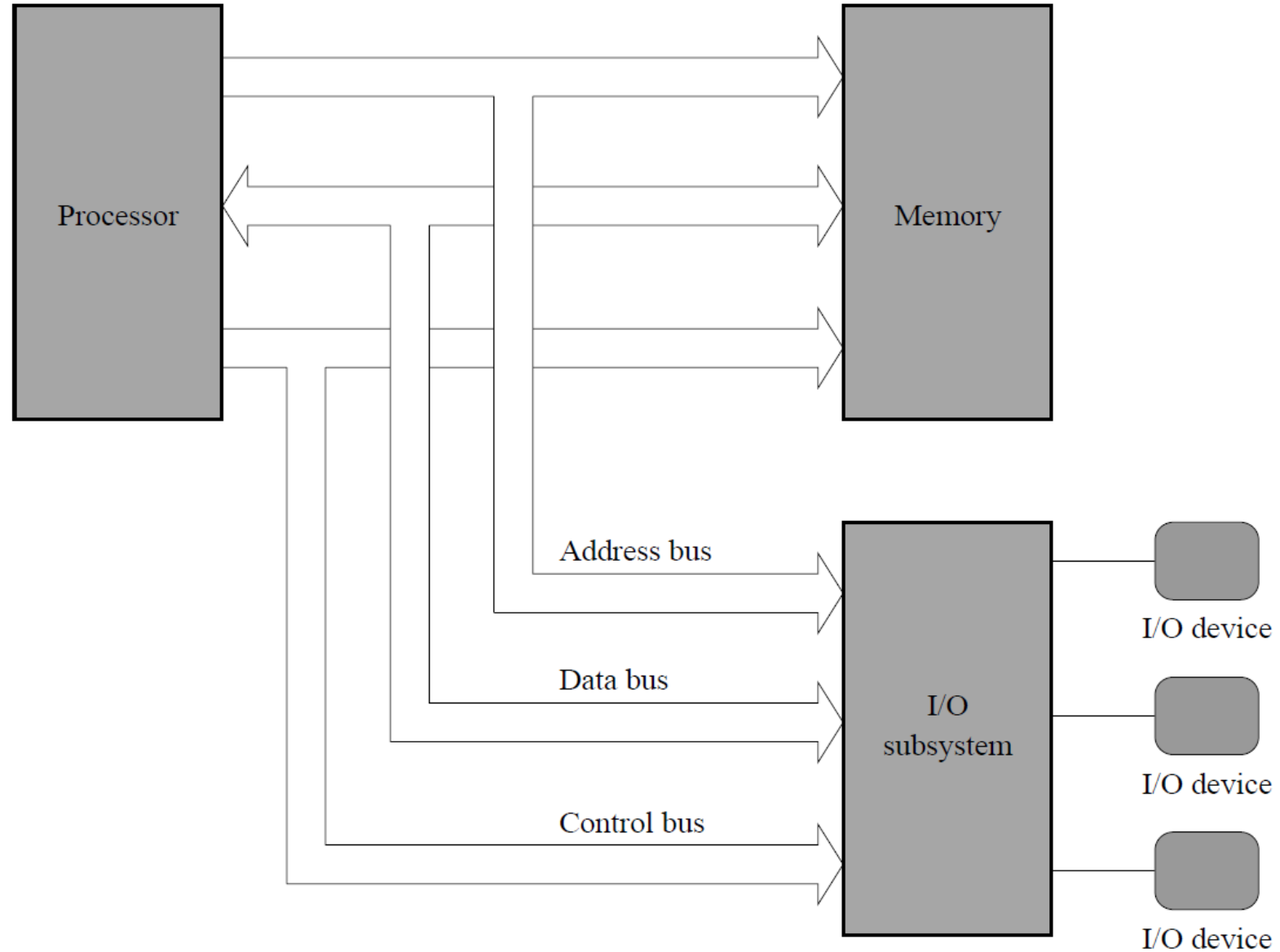
Системска магистрала

- Налази се унутар процесорског система
- Повезује процесорске јединице са меморијом и улазно/излазним подсистемом
- Употребљава се и термин *интерна (унутрашња) магистрала*

Системска магистрала (2)

- Мрежа која повезује компоненте рачунарског система назива се *системска магистрала* (енгл. *system bus*)
- Системска магистрала се састоји од три основне компоненте:
 - адресне магистрале
 - магистрале података и
 - контролне магистрале

Системска магистрала (3)



Спољашња (екстерна) магистрала

- Повезује уређаје који су ван процесорског система
 - *USB*
 - *FireWire*
 - серијски интерфејс
 - паралелни интерфејс

Контролни сигнали

- Радом магистрале се управља посредством контролних сигнала путем
 - посвећене контролне магистрале или
 - мултиплексиране магистрале

Контролни сигнали (2)

- *Memory Read, Memory Write*
 - Означавају да је трансакција једна од операција са меморијом
- *I/O Read, I/O Write*
 - Означавају да трансакција обухвата улазно/излазну операцију
- *Ready*
 - Овај сигнал обично поставља подређена компонента
 - Обавештава главну компоненту да је потребно још времена
 - Главна операција обично реагује преласком у стање чекања

Ширина магистрале података

- Ширина магистрале података одређује величину података који се преносе магистралом
 - Основна мотивација за проширивање је подизање пропусности магистрале, а тиме и перформанси
 - Основна мотивација за сужавање је смањивање сложености и смањивање трошкова

Ширина адресне магистрале

- Ширина адресне магистрале одређује величину адресног простора
 - Ако је ширина магистрале n адресних линија, број адресибилних локација је 2^n
 - Једна адресибилна локација садржи једну меморијску реч
 - Меморијска реч је обично величине 1 бајт, али не мора бити тако
- Основна мотивација за проширивање је повећавање адресног простора
- Основна мотивација за сужавање је смањивање сложености и смањивање трошкова

Тип магистрале

- Ширине магистрала утичу на трошкове
 - ако 64-битни процесор има ширине магистрала података и адреса од по 64 бита, онда му је потребно 128 линија (жица)
 - ако се користи 128 линија података, онда је то чак 192
- Ради смањивања трошкова се уместо посвећених магистрала може се употребљавати мултиплексирана магистрала
 - назива се *магистрала адреса и података* (енгл. *AD-bus*)

Мултиплексиране магистрале

- Пример рада – читање из меморије:
 1. процесор најпре ставља на магистралу адресу
 2. меморијска јединица чита адресу и приступа локацији
 3. у међувремену процесор уклања адресу са магистрале
 4. меморијска јединица на магистралу поставља прочитан податак
- Пример рада – писање у меморију:
 1. процесор најпре ставља на магистралу адресу
 2. меморијска јединица чита адресу и приступа локацији
 3. процесор уклања адресу са магистрале и поставља податак
 4. меморијска јединица чита податак и уписује га у меморији

Мултиплексиране магистрале (2)

- Мултиплексирањем се смањује ефикасност магистрале
 - операције се успоравају због повећавања броја корака
 - (не у случају свих операција)
- Пример мултиплексиране магистрале је *PCI*

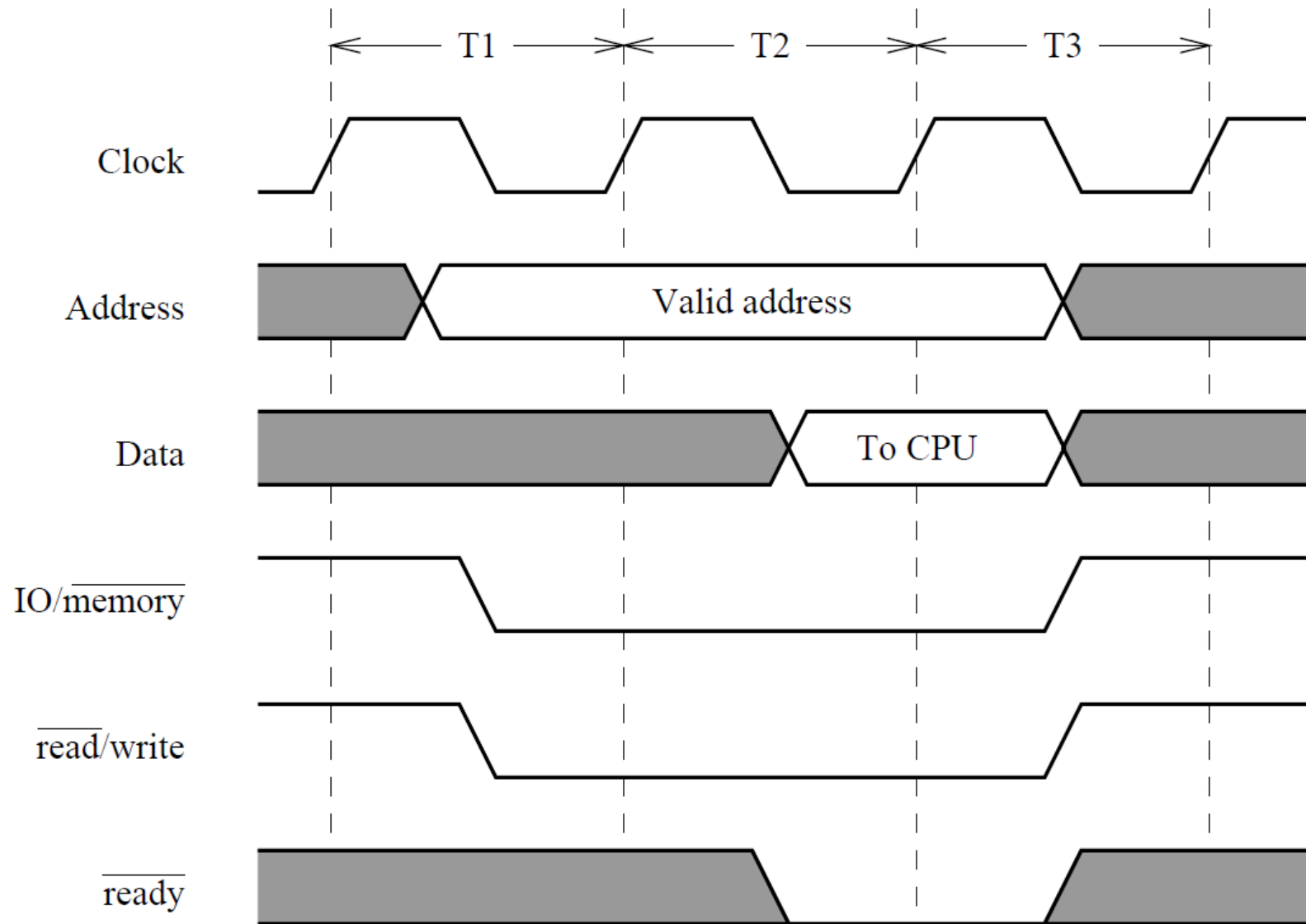
Операције магистрале

- Неке од основних операција су
 - читање/писање података меморијеУ/И уређаја
 - пренос блокова података
 - прекиди
 - и друге операције

Операција читања

- Операција читања из меморије се састоји од три основна поступка:
 1. процесор поставља захтев за читање
 2. меморија извршава операцију читања
 3. процесор преузима прочитане податке

Операција читања (2)



Операција читања (3)

- У циклусу T1 процесор поставља захтев за читање
 - током активног стања циклуса T1 процесор поставља на адресну магистралу адресу меморијске локације са које је потребно читати
 - након тога процесор поставља два контролна сигнала ради:
 1. сигнал “*IO/memory*’ “ се поставља на ниско стање, што означава меморијску операцију
 2. сигнал “*read/write*“ се поставља на ниско стање, што означава операцију читања

Операција читања (4)

- Меморија извршава операцију читања од тренутка постављања контролног сигнала
 - меморија чита адресу са адресне магистрале
 - поставља на магистралу података прочитану вредност
- Меморија завршава операцију читања најраније на силазном рубу циклуса T2
 - ако је операција извршена, поставља ниско стање сигнала “*ready*”
 - ако је меморија спорија, она означава да операција још није извршена одржавањем активног стања сигнала “*ready*” све док не постави податке

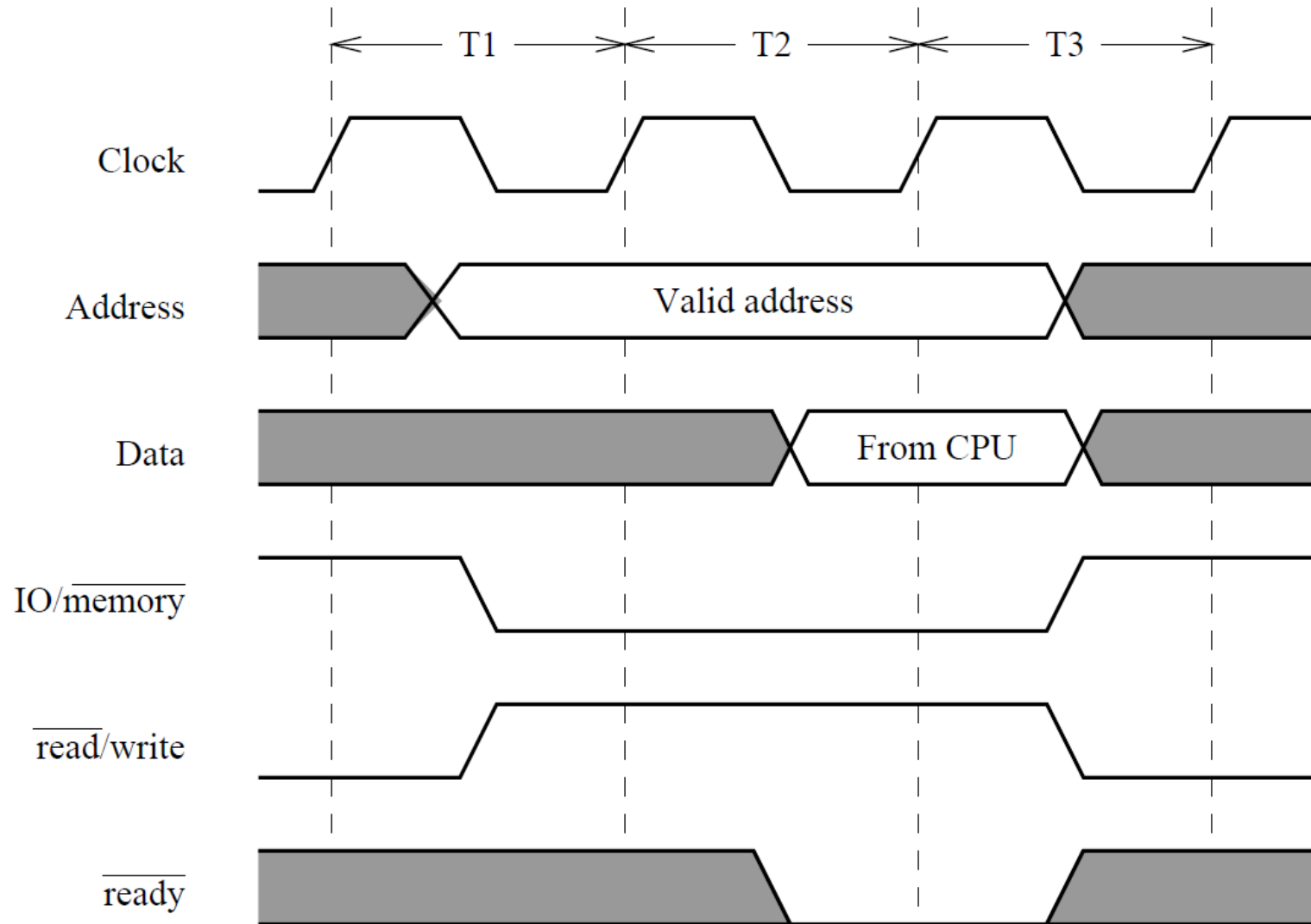
Операција читања (5)

- Процесор преузима прочитане податке
 - почев од неактивног стања циклуса T2 процесор проверава сигнал “*ready*”
 - ниско стање означава да су подаци прочитани и спремни за преузимање
 - активно стање означава да меморија захтева додатно време (бар још један циклус) да би поставила прочитане податке на магистралу
 - ако су подаци присутни (ниско стање сигнала “*ready*”)
 - процесор чита податке са магистрале података
 - склања адресу са адресне магистрале
 - деактивира контролне сигнале “*IO/memory*” и “*read/write*”
- операција је завршена најраније на силазном рубу циклуса T3

Операција уписивања

- Слично операцији читања
- Операција уписивања у меморију се састоји од три основна поступка:
 - процесор поставља захтев за писање
 - меморија извршава операцију писања
 - по потврђеном писању, процесор наставља рад

Операција уписивања (2)



Операција уписивања (3)

- У циклусу T1 процесор поставља захтев за читање
 - током активног стања циклуса T1 процесор поставља на адресну магистралу исправну адресу меморијске локације са које се чита
 - затим поставља два контролна сигнала:
 - сигнал “*IO/memory*’ “ се поставља на ниско стање, што означава меморијску операцију
 - сигнал “*read*’/*write*“ се поставља на активно стање, што означава операцију писања
- касније, током циклуса T2, процесор поставља податке на магистралу података

Операција уписивања (4)

- Меморија извршава операцију писања почев од силазног руба циклуса T1
 - меморија чита адресу са адресне магистрале и обавља припреме за уписивање
 - затим чита податке са магистрале података и уписује их на одговарајућој локацији
- Меморија ослобађа магистралу најраније на силазном рубу циклуса T2
 - ако је операција писања извршена (или ће бити извршена током циклуса), поставља ниско стање сигнала “*ready*”
 - ако је меморија спорија, она означава да операција још није извршена одржавањем активног стања сигнала “*ready*” све док не постави податке

Операција уписивања (5)

- Процесор прима потврду о уписивању
 - почев од неактивног стања циклуса T2 (одмах по постављању података) процесор проверава сигнал “*ready*”
 - ниско стање означава да ће меморија током тог циклуса завршити уписивање
 - активно стање означава да меморија захтева додатно време (бар још један циклус) да би уписала податке
 - ако је операција извршена (ниско стање сигнала “*ready*”)
 - процесор склања адресу са адресне магистрале
 - деактивира контролне сигнале “*IO/memory*” и “*read/write*”
 - операција је завршена најраније на силазном рубу циклуса T3

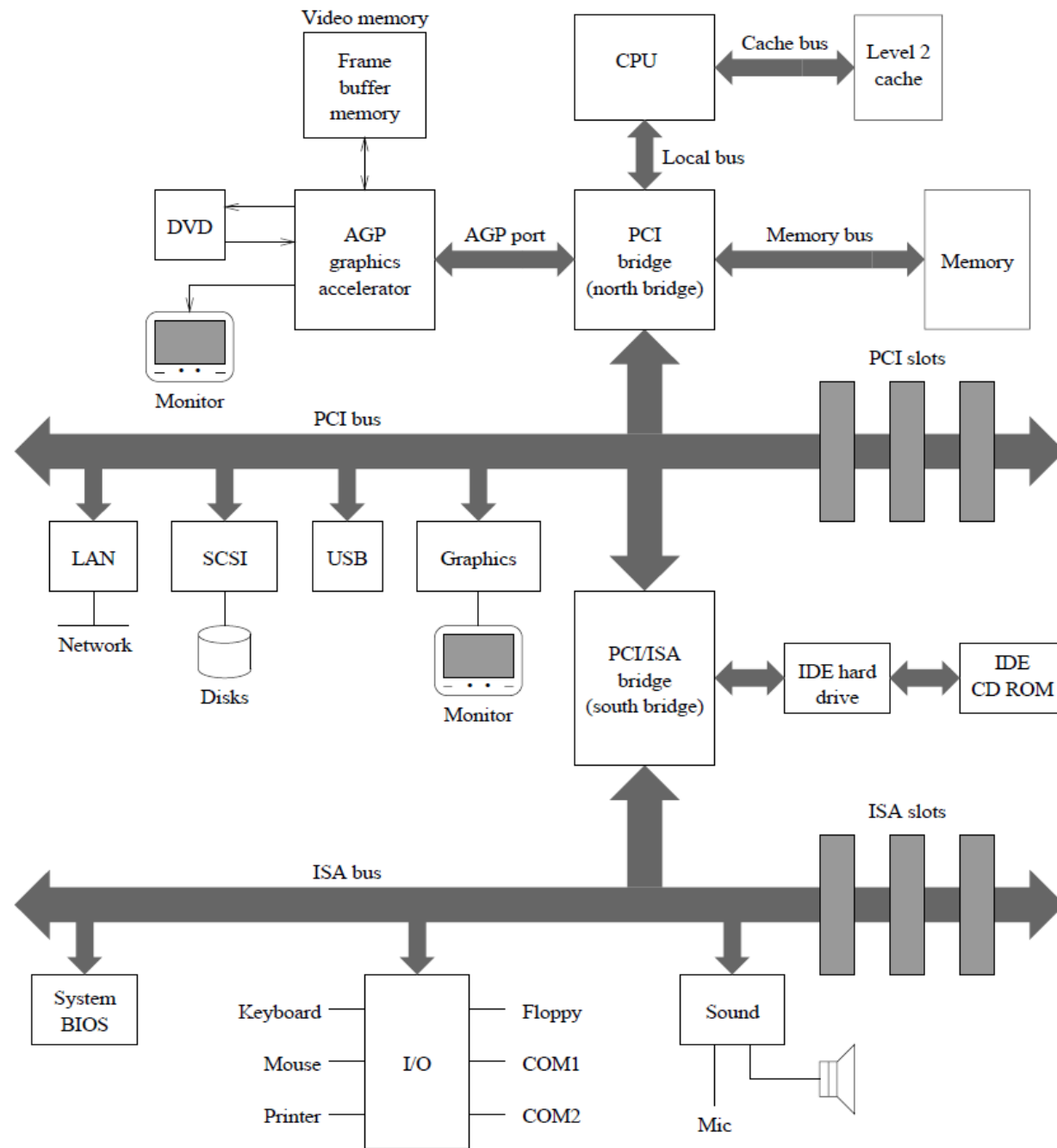
Магистрала

Неке битније магистрале

Примери магистрала

- На *PC* рачунарима постоји више врста магистрала
 - магистрала кеша
 - магистрала меморије
 - *PCI*
 - *PCI-X*
 - *ISA*
 - *AGP*
 - и друге

Магистрале



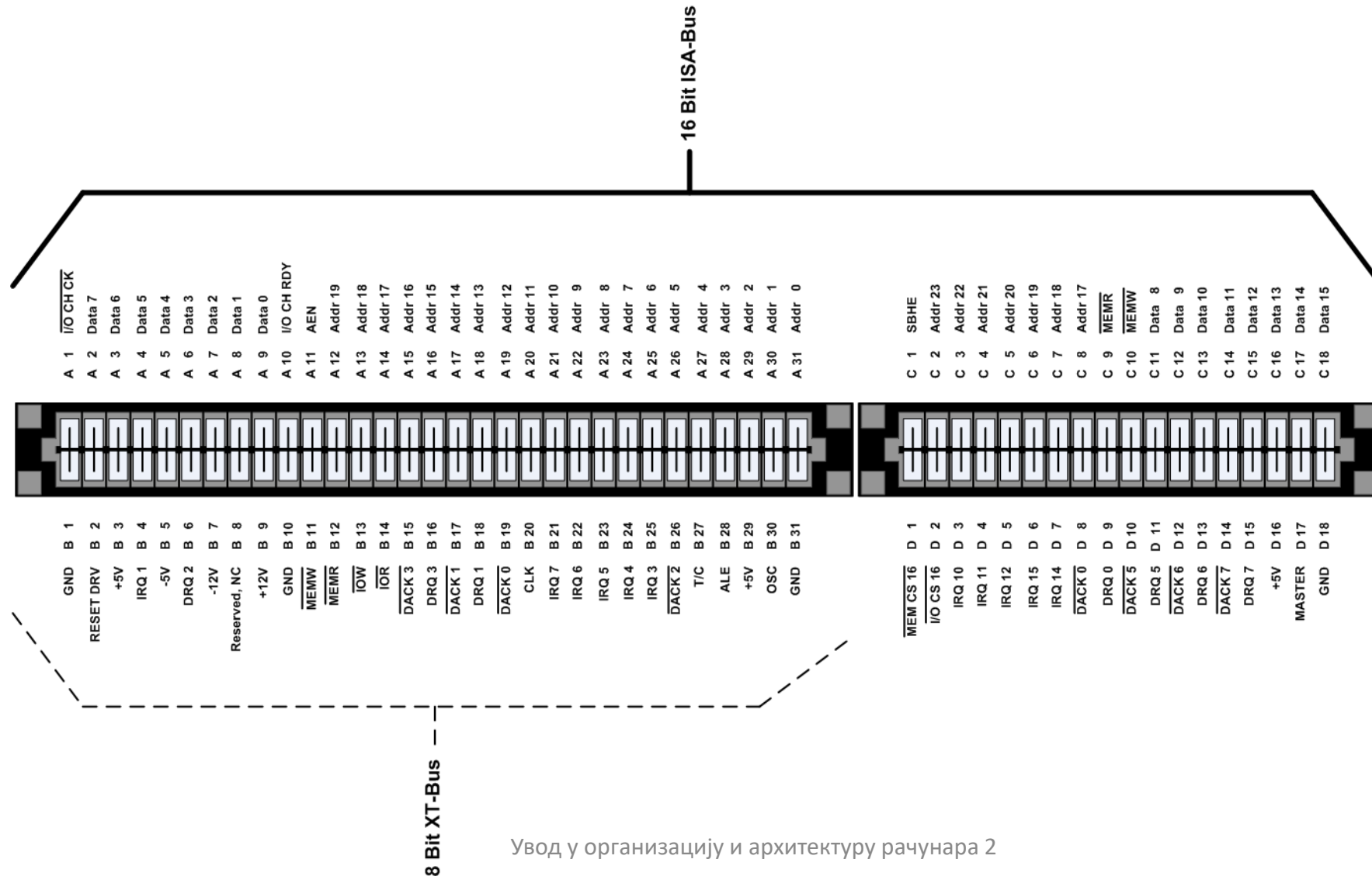
Магистрала *ISA*

- Магистрала *ISA* (енгл. *Industry Standard Architecture*) је настала као основна магистрала рачунара *IBM PC*
 - 1981.
 - практично је пресликавала линије процесора 8088 на матичну плочу
 - процесорски зависна
- Универзална - коришћена је како за рад са
 - меморијом
 - свим улазно/излазним уређајима

Магистрала ISA (2)

- 20-битна адресна магистрала
- 8-битна магистрала података
- укупно 62 линије:
 - 20 адресних линија
 - 8 линија података
 - 6 линија за прекиде
 - по једна контролна линија за читање из меморије, писање у меморију, читање са У/И и писање на У/И
 - 4 линије за захтеве и 4 за одобравање *DMA* захтева
 - ...

Магистрала ISA (3)



Магистрала ISA (4)

- Прописана брзина магистрале ISA је 8.33 MHz
 - рад са меморијом без стања чекања је захтевао два циклуса (око $2 \times 125ns = 250ns$)
 - ширина података од 16 бита
 - максимална брзина при раду са меморијом од око 8 MB/s
 - у то време је то било сасвим довољно

Магистрала *ISA* (5)

- Магистрала *ISA* је употребљавана и након појаве савременијих решења (*PCI*), као јефтинија магистрала за старије уређаје
- Престала је да се употребљава када је широко прихваћена магистрала *USB*

Магистрала *PCI*

- Рад на магистралама *PCI* је започео *Intel* 1990. године
 - *Peripheral Component Interconnect (PCI)*
 - сви патенти су објављени у јавном власништву, ради ширег прихватања
 - оригинална спецификација је названа *V1.0*
 - верзија *V2.0* је објављена 1993. године
 - верзија *V2.1* је објављена 1995. године

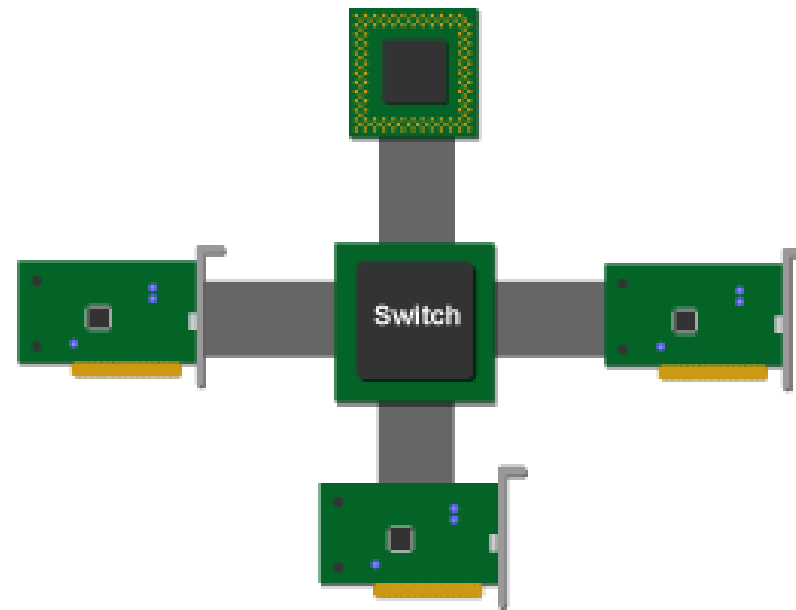
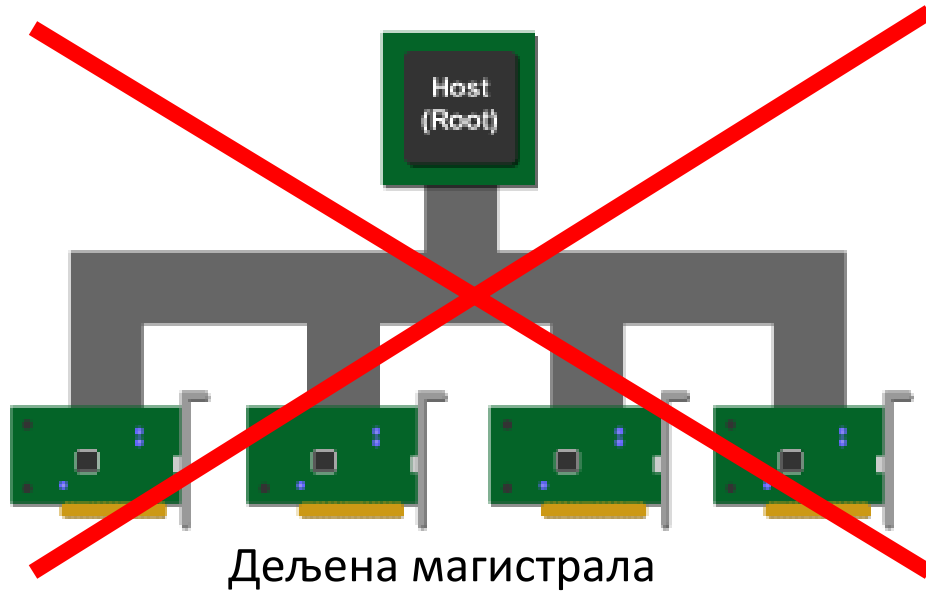
Магистрала *PCI* (2)

- независна од процесора
- изворно 32-битна, на 33.33 *MHz*, пропусност 133 *MB/s*
 - касније 64-битна, на 66 *MHz*, пропусност 528 *MB/s*
 - најчешће имплементирана као 64-битна, на 33.33 *MHz*, пропусност 266 *MB/s*
- синхрона
- мултиплексирана (адресе и подаци)
 - довољно 64 линије за 64-битне адресе и 64-битне податке
- централизовани арбитар
 - са независним линијама захтева
- старији стандард на 5V и новији на 3.3V

Магистрала *PCI Express*

- Основне карактеристике магистрале *PCI Express*:
 - серијска архитектура
 - комуникација се, у основи, одвија серијски, а не паралелно
 - уместо дељене магистрале, сваки уређај има сопствену везу са прекидачем (*switch*)
 - као да сваки уређај има своју посвећену магистралу

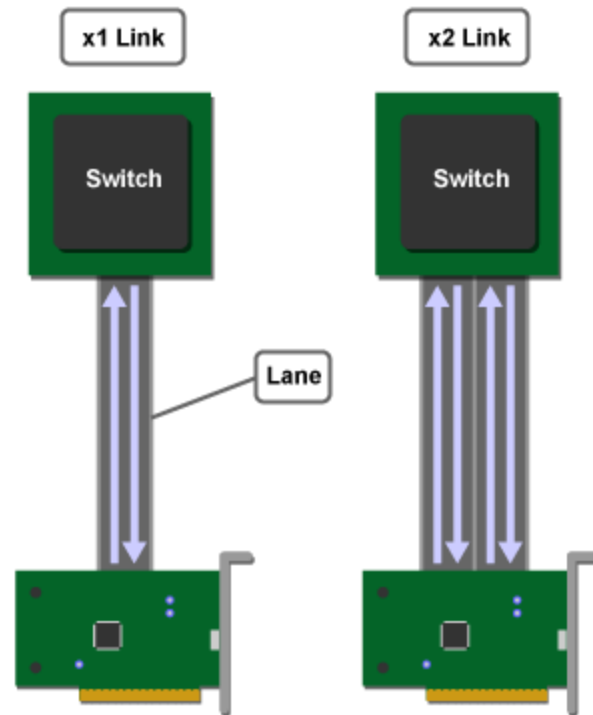
Магистрала *PCI Express* (2)



Магистрала *PCI Express* (3)

- Карактеристични елементи архитектуре:
 - свака веза уређаја и прекидача се састоји од једног или више канала (*lane*)
 - канал је основни носилац комуникације
 - један канал се састоји од две једносмерне линије
 - једна за пренос сигнала од прекидача према уређају
 - једна за пренос сигнала од уређаја према прекидачу
 - дуплекс
 - омогућена је истовремена комуникација у оба смера

Магистрала *PCI Express* (4)



Канали и линије

Магистрала *PCI Express* (5)

- Основне карактеристике магистрале *PCI Express*:
 - 2.5 GHz
 - до 256 MB/s кроз један канал у једном смеру
 - до 512 MB/s кроз један канал у два смера (дуплекс)
 - брзина се може подизати додавањем канала
 - x1, x2, x4, x8, x16, x32 (до 16 GB/s)
- условна компатибилност са *PCI* магистралом
 - мост према магистралаи *PCI* се повезује као један уређај на магистралаи *PCI Express*